

PCT

世界知的所有権機関
国際事務局

特許協力条約に基づいて公開された国際出願

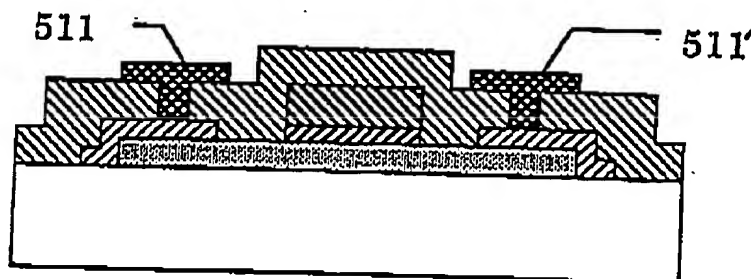


(51) 国際特許分類 H01L 29/786, 21/336, 21/208, 21/316, 21/288, G02F 1/1368	A1	(11) 国際公開番号 WO00/59041
		(43) 国際公開日 2000年10月5日(05.10.00)

(21) 国際出願番号 PCT/JP00/01986	(81) 指定国 CN, JP, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE)
(22) 国際出願日 2000年3月29日(29.03.00)	添付公開書類 国際調査報告書
(30) 優先権データ 特願平11/127502 1999年3月30日(30.03.99) JP	
(71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)(JP/JP) 〒163-0811 東京都新宿区西新宿2丁目4番1号 Tokyo, (JP)	
(72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 湯田坂一夫(YUDASAKA, Ichio)(JP/JP) 下田進也(SHIMODA, Tatsuya)(JP/JP) 関 俊一(SEKI, Shunichi)(JP/JP) 〒392-8502 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP)	
(74) 代理人 鈴木喜三郎, 外(SUZUKI, Kisaburo et al.) 〒392-8502 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社 知的財産部内 Nagano, (JP)	

(54) Title: METHOD OF MANUFACTURING THIN-FILM TRANSISTOR

(54) 発明の名称 薄膜トランジスタの製造方法



(f)

(57) Abstract

All or part of thin film, such as silicon film, insulating film and a conducting film, which composes a thin-film transistor are formed using liquid materials. Coating of liquid material on a substrate is heat-treated to form desired thin film. This method allows use of low-cost equipment, thus reducing the manufacturing costs of thin-film transistors.

(57)要約

薄膜トランジスタを構成するシリコン膜、絶縁膜、導電膜などの薄膜の全部又は一部を液体材料を用いて形成する。その主たる方法は、液体材料を基板に塗布して塗布膜を形成し、該塗布膜を熱処理することにより所望の薄膜を形成するので低価格の装置により低コストで薄膜トランジスタを製造できる。

PCIに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCI加盟国を固定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AG	アンティグア・バーブーダ	DZ	アルジェリア	LC	セントルシア	SD	スーダン
AL	アルバニア	EE	エストニア	LI	リヒテンシュタイン	SE	スウェーデン
AM	アルメニア	ES	スペイン	LK	スリ・ランカ	SG	シンガポール
AT	オーストリア	FI	フィンランド	LR	リベリア	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LS	レソト	SK	スロバキア
AZ	アゼルバイジャン	GA	ガボン	LT	リトアニア	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LV	ラトヴィア	SN	セネガル
BB	バルバドス	GD	グレナダ	MA	モロッコ	SR	スリナム
BE	ベルギー	GR	ギリシャ	MC	モナコ	TG	トーゴ
BG	ブルガリア	HR	クロアチア	MD	モルドバ	TJ	タジキスタン
BR	ブラジル	HU	ハンガリー	ME	モンテネグロ	TM	トルクメニスタン
BS	バハマ	IE	アイルランド	MX	メキシコ	TR	トルコ
BY	ベラルーシ	IL	イスラエル			TT	トリニダード・トバゴ
CA	カナダ	IN	インド	ML	マリ	TZ	タンザニア
CC	ココス(キリング)諸島	IS	アイスランド	MN	モンゴル	UA	ウクライナ
CD	コンゴ	IT	イタリア	MR	モーリタニア	UG	ウガンダ
CF	中央アフリカ			MW	マラウイ	US	米国
CG	コンゴ			MX	メキシコ	UZ	ウズベキスタン
CH	スイス			MZ	モザンビーク	VN	ベトナム
CI	コートジボワール			NE	ニジェール	YU	ユーゴスラビア
CM	コンゴ			NL	オランダ	ZA	南アフリカ共和国
CN	中国			NO	ノルウェー	ZW	ジンバブエ
CO	コロンビア			NZ	ニュージーランド		
CR	コスタ・リカ			PT	ポルトガル		
CU	キューバ			RO	ルーマニア		
CY	キプロス						
CZ	チェコ						
DE	ドイツ						
DK	デンマーク						

WO 00/59041

PCT/JP00/01986

1

明 細 書

薄膜トランジスタの製造方法

技術分野

本発明は、液晶表示装置、発光型の表示装置、及びLSIなどに使用される薄膜トランジスタの製造方法に関し、より詳しくは薄膜トランジスタを構成する薄膜を液体材料を用いて形成することにより、薄膜トランジスタを製造する方法に関する。

背景技術

通常、薄膜トランジスタは半導体膜、絶縁膜、導電膜などの薄膜で構成される。液晶表示装置などに利用される薄膜トランジスタではこの外に透明導電膜が使用される。薄膜を機能的に分類すると、絶縁膜にはゲート絶縁膜と層間絶縁膜などがあり、導電膜にはゲート電極、ソース・ドレイン電極、圖案電極及び配線として用いられるものがある。これらの薄膜の形成には従来、主に CVD (Chemical Vapor Deposition) 法やスパッタ法が用いられてきた。

半導体膜としては主にアモルファスシリコン膜（または非晶質シリコン膜）やポリシリコン膜（または多結晶シリコン膜）のシリコン膜が用いられている。従来、シリコン膜の形成方法としては、モノシランガスやジシランガスを用いた熱CVD法やプラズマCVD、光CVD等が利用されており、一般的にはポリシリコンは熱CVD (J.Vac.Sci.Technology, 14 巻 1082 頁 (1977年) 参照) で、またアモルファスシリコンはプラズマCVD (Solid State Com., 17 巻 1193 頁 (1975年) 参照) が広く用いられている。

しかしこれらのCVD法によるシリコン膜の形成においては、プロセス面では以下の点で更なる改良が待たれていた。①気相反応を用いるため気相でシリコンの粒子が発生するため、装置の汚染や異物の発生による生産歩留まりが低い。②原料がガス状であるため、表面に凹凸のある基板上には均一膜厚のものが得られにくい。③基板加熱工程が必要であることと、膜の形成速度が遅いため生産性が

WO 00/59041

PCT/JP00/01986

2

低い。④プラズマCVD法においては複雑で高価な高周波発生装置や真空装置などが必要である。

また、材料面では毒性、反応性の高いガス状の水素化ケイ素を用いるため取り扱いに難点があるのみでなく、ガス状であるため密閉状の真空装置が必要であり、排気ガスの処理には除害装置が必要である。一般にこれらの装置は大掛かりなもので装置自体が高価であるのみでなく、真空系やプラズマ系に多大のエネルギーを消費するため製品のコスト高に繋がっている。

近年、これに対して真空系を使わずに液体状の水素化ケイ素を塗布する方法が提案されている。特開平1-29661号公報にはガス状の原料を冷却した基板上に液体化して吸着させ、化学的に活性な原子状の水素と反応させてシリコン系の薄膜を形成する方法が開示されているが、以下のような問題点がある。①原料の水素化ケイ素を気化と冷却を続けて行うため複雑な装置が必要になるのみでなく、膜厚の制御が困難である。

また、特開平7-267621号公報には、低分子量の液体状の水素化ケイ素を基板に塗布する方法が開示されているが、この方法は系が不安定なために取り扱いに難点があると同時に、大面積基板に應用する場合に均一膜厚を得るのが困難である。

一方、固体状の水素化ケイ素ポリマーの例が英国特許GB-2077710Aに報告されているが、溶媒に不溶なためコーティングによる膜を形成することができない。

更に上記シリコン半導体膜は通常、周期律表の第3族元素や第5族元素をドーピングし、ポジ型またはネガ型の半導体として使用される。これらのドーピングは通常、シリコン膜を形成した後、熱拡散やイオン注入法により行われる。熱拡散法は基本的に高温プロセス(800℃以上が必要)であり、使用可能な基板材料が限定される。特に液晶表示装置用に使われるガラス基板には適用できない。イオン注入法は不純物量の精確な制御が出来る、シリコン膜中の深さ方向に不純物分布の制御が出来るという特徴があるものの、真空装置であること、装置が大型であり重量が大きく価格が高いことなどの課題がある。

WO 00/59041

PCT/JP00/01986

3

通常のノンドープシリコン膜の形成に使われる CVD 法により、不純物がドーブされたドーブシリコン膜を形成する方法も従来より使用されていた。しかし、この方法は CVD 法が有する特徴及び課題を総て有している。

薄膜トランジスタに使用されるゲート絶縁膜や層間絶縁膜用の絶縁膜との形成にも、前述したシリコン膜の形成と同様の熱 CVD 法やプラズマ CVD 法が主に利用されている。SOG で形成される絶縁膜や有機絶縁膜は平坦化を目的としてしばしば使用されるが、単独で使用されることはほとんどなく CVD 法で形成される膜と併用して使われる。

薄膜トランジスタに使用されるゲート電極やソース、ドレインなどの電極用導電膜、配線用導電膜、画素電極として用いられる透明導電膜の形成にはスパッタ法が広く用いられている。

前述の CVD 法には次の 4 つの特徴があり、これらの特徴は絶縁膜形成においてもシリコン膜の形成と同様である。①気相反応を用いるため気相でシリコンの粒子が発生するため、装置の汚染や異物の発生による生産歩留まりが低い。②原料がガス状であるため、表面に凹凸のある基板には均一膜厚のものが得られにくい。③基板加熱工程が必要であることと、膜の形成速度が遅いため生産性が低い。④プラズマ CVD 法においては複雑で高価な高周波発生装置や真空装置などが必要である。

主に金属膜からなる導電膜と透明導電膜の形成に利用されるスパッタ法も、真空装置が必要であり、真空ポンプの外にターゲット材、スパッタ用の電源、基板加熱装置なども必要になる。スパッタ法は CVD 法に比べて毒性や可燃性を有するガスを使用することは少ないが、成膜対象となる基板以外に基板がセットされるチャンバの内壁にも成膜され、内壁に付着した成膜物質が剥がれて成膜中での異物発生となり、製品の歩留まり低下の原因となる点は CVD 法と同様である。また、スパッタ法でも基板表面の凹凸部での膜厚の不均一性、生産性の低さ、真空装置が必要なため装置が大がかりで高価であることなど CVD 法と共通の課題がある。

従って、従来の CVD 法やスパッタ法で薄膜を形成する方法には、生産性が低

WO 00/59041

PCT/JP00/01986

4

い、欠陥が多く歩留まりが悪い、表面の凹凸部で膜厚が不均一となる、配線パターンでは段差部で断線するなどの共通の課題があった。これらの課題は製造される薄膜トランジスタのコストアップという課題となる。CVD法やスパッタ法におけるこれらの課題は、真空装置を用いること、基板加熱を必要とすること、プラズマなどの電源が必要なこと、基板以外の装置内壁など不要な部分にも成膜されその膜が剥がれて異物欠陥の原因となることなど、これらの成膜方法が本質的に有する特徴に起因するものであった。また、それらの本質的な特徴は、装置が大がかりなものとなるため装置のコストが高い、装置のランニングコストが高いという課題も有している。

また、従来のシリコン膜への不純物導入方法では、CVD法による場合は上記課題と全く同じ課題を有しており、イオン注入法による場合は装置の価格、ランニングコストが高いという課題を有している。これらの課題は従来の方法で製造される薄膜トランジスタのコストが高いという課題となる。

発明の開示

本発明は、従来の成膜法と本質的に異なる新しい方法により薄膜トランジスタを製造することを提案するものであり、従来の成膜方法が本質的に内在している前記課題を解決するものであり、小型で安価な装置により、生産性が高く、欠陥が少なく、歩留まりが高く、段差部で断線が生じることがなく、低コストで薄膜形成でき、従来に比べて圧倒的に低コストで薄膜トランジスタを製造することを目的としている。

本発明は、上記の目的を達成するために薄膜トランジスタを構成するシリコン膜、絶縁膜、導電膜などの各薄膜の総てまたは大部分の薄膜を液体材料を用いる方法で形成する。また、薄膜トランジスタの製造において必要になるシリコン膜への不純物導入及びその不純物量の制御についても、液体材料によるシリコン膜の薄膜形成という手段で実現するものである。液体材料を用いて薄膜を形成する主たる方法は、液体材料を基板に塗布して塗布膜を形成し、該塗布膜を熱処理することにより所望の薄膜を形成するものである。

WO 00/59041

PCT/JP00/01986

5

本発明の第1は、少なくとも不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、前記不純物濃度が制御されたシリコン膜はノンドーブシリコン膜とドーブシリコン膜からなり、前記ノンドーブシリコン膜の形成がシリコン原子含有の液体材料を基板に塗布して塗布膜を形成する工程と、次に該塗布膜をノンドーブシリコン膜にする熱処理工程とからなり、前記ドーブシリコン膜がシリコン原子とボロン又はリン含有の液体材料を基板に塗布して塗布膜を形成する工程と、次に該塗布膜をドーブシリコン膜にする熱処理工程とからなることを特徴とする薄膜トランジスタの製造方法である。

また、上記構成において、好ましくは、前記ノンドーブシリコン膜がチャネル領域を形成し、前記ドーブシリコン膜がソース・ドレイン領域を形成することを特徴とする。また、前記ドーブシリコン膜は電極や配線を形成することを特徴とする。

本発明の第2は、少なくとも不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、所望の不純物濃度を含む前記不純物濃度が制御されたシリコン膜を得るために、シリコン原子を含む液体材料と、シリコン原子と不純物を含む液体材料の混合液を基板に塗布して塗布膜を形成する工程と、次に該塗布膜を不純物濃度が制御されたシリコン膜にする熱処理工程と、を含むことを特徴とする薄膜トランジスタの製造方法である。

また、上記構成において、前記所望の不純物濃度を含む前記不純物濃度が制御されたシリコン膜は、チャネル領域を形成することを特徴とする。

本発明の第3は、少なくとも不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、前記不純物濃度が制御されたシリコン膜はノンドーブシリコン膜とドーブシリコン膜の積層膜から形成され、前記ノンドーブシリコン膜の形成がシリコン原子含有の液体材料を基板に塗布して塗布膜を形成する工程と、次に該塗布膜をノンドーブシリコン膜にする熱処理工程とからなり、前記ドーブシリコン膜の形成がシリコン原子と不

WO 00/59041

PCT/JP00/01986

6

純物を含む液体材料を基板に塗布して塗布膜を形成する工程と、次に該塗布膜をドーパシリコン膜にする熱処理工程と、を含むことを特徴とする薄膜トランジスタの製造方法である。

上記構成において、好ましくは、前記ノンドープシリコン膜とドーパシリコン膜の積層膜からなる不純物濃度が制御されたシリコン膜は、チャネル領域を形成することを特徴とする。

本発明の第4は、不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、絶縁基板または絶縁膜上に、シリコン原子を含む液体材料またはシリコン原子と不純物を含む液体材料を塗布して塗布膜を形成する工程と、該塗布膜を不純物濃度が制御されたシリコン膜にする熱処理工程と、該シリコン膜をパターニングしてソース、ドレイン及びチャネルとなる島領域を形成する工程と、ゲート絶縁膜を形成する工程と、ゲート電極を形成する工程と、前記ゲート電極をマスクにしてソース、ドレイン領域上のゲート絶縁膜を除去してソース、ドレイン領域となるシリコン膜を露出する工程と、シリコン原子と不純物を含む液体材料を露出したソース・ドレイン領域上に塗布して塗布膜を形成する工程と、該塗布膜を熱処理してドーパシリコン膜を形成する第1の熱処理工程と、該ドーパシリコン膜中の不純物を下層のシリコン膜に拡散する第2の熱処理工程と、前記ドーパシリコン膜をパターニングして前記ソース・ドレイン領域上の一部に重畳するボタンを形成する工程と、層間絶縁膜を形成する工程と、層間絶縁膜にコンタクトホールを開口する工程と、電極を形成する工程と、を含むことを特徴とする薄膜トランジスタの製造方法である。

本発明の第5は、不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、絶縁基板または絶縁膜上に、シリコン原子と不純物を含む液体材料を塗布して塗布膜を形成する工程と、該塗布膜を熱処理してドーパシリコン膜としてソース、ドレイン領域を形成する工程と、シリコン原子を含む液体材料またはシリコン原子と不純物を含む液体材料を基板に塗布して塗布膜を形成する工程と、該塗布膜を不純物濃度が制御されたシリコン膜にする熱処理工程と、該不純物濃度が制御されたシリコン膜をパターニン

WO 00/59041

PCT/JP00/01986

7

グして前記ソース、ドレイン領域と接続するチャネル領域を含む島領域を形成する工程と、ゲート絶縁膜を形成する工程と、ゲート電極を形成する工程と、層間絶縁膜を形成する工程と、層間絶縁膜にコンタクトホールを開孔する工程と、電極を形成する工程と、を含むことを特徴とする薄膜トランジスタの製造方法である。

本発明の第6の構成は、不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、絶縁基板または絶縁膜上に、ゲート電極を形成する工程と、ゲート絶縁膜を形成する工程と、シリコン原子を含む液体材料またはシリコン原子と不純物を含む液体材料を基板に塗布して塗布膜を形成する工程と、該塗布膜を不純物濃度が制御されたシリコン膜にする熱処理工程と、シリコン原子と不純物を含む液体材料を塗布して塗布膜を形成する工程と、該塗布膜を熱処理して不純物ドーパのシリコン膜としてソース、ドレイン領域を形成する工程と、電極を形成する工程とを備えることを特徴とする薄膜トランジスタの製造方法である。

本発明の第7は、上記第1乃至第6のいずれかの構成において、前記液体材料を基板に塗布して塗布膜を形成し、次に該塗布膜を熱処理して不純物濃度が制御されたシリコン膜を形成する前記熱処理工程は、前記塗布膜から溶媒を除去する第1の熱処理工程と、次に不純物濃度が制御されたシリコン膜を形成する第2の熱処理工程からなることを特徴とする薄膜トランジスタの製造方法である。

本発明の第8は、上記第1乃至第6のいずれかの構成において、前記不純物濃度が制御されたシリコン膜を形成する前記熱処理工程は、前記塗布膜から溶媒を除去する第1の熱処理工程と、次に不純物濃度が制御されたシリコン膜を形成する第2の熱処理工程と、次に該不純物濃度が制御されたシリコン膜を結晶化する第3の熱処理工程からなることを特徴とする。

上記構成において、好ましくは、前記第1の熱処理工程は、溶媒を除去する乾燥工程と該塗布膜内で熱分解および／または光分解する工程を含むことを特徴とする。また、前記光分解する工程は、好ましくは、波長が170nm以上380nm以下の光を前記塗布膜に照射することを特徴とする。また、好ましい一様様

WO 00/S9041

PCT/JP00/01986

8

において、前記第 2 又は第 3 の熱処理工程は、ランプアニールまたはレーザーアニールによる熱処理であることを特徴とする。また、好ましい一態様において、前記第 1、第 2、第 3 の熱処理工程は、酸熱処理工程を経て形成された不純物濃度が制御されたシリコン膜中に含まれる酸素原子が 100 ppm 以下になるように、酸素濃度が制御された雰囲気中で処理されることを特徴とする。

本発明の第 9 は、上述した構成において、不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、前記絶縁膜の形成工程は、基板にポリシラザンを塗布する工程と、次に熱処理により塗布されたポリシラザンを SiO_2 膜とする工程と、を含むことを特徴とする薄膜トランジスタの製造方法である。

本発明の第 10 は、上述した構成において、導電膜の形成工程は、金属含有の液体材料を基板に塗布して塗布膜を形成する工程と、次に熱処理により該塗布膜を導電膜とする工程と、次に該導電膜をパターニングする工程と、を含むことを特徴とする薄膜トランジスタの製造方法である。

本発明の第 11 は、上述した構成において、前記導電膜の形成工程は、メッキ法により基板に導電膜を形成する工程と、次に該導電膜をパターニングする工程と、を含むことを特徴とする薄膜トランジスタの製造方法である。

本発明の第 12 は、上述した構成において、前記導電膜の形成工程または透明導電膜の形成工程は、基板にインジウムとスズを含む有機化合物を塗布して塗布膜を形成する工程と、該塗布膜を ITO 膜にする熱処理工程からなることを特徴とする薄膜トランジスタの製造方法である。

本発明の第 13 は、上述した構成において、前記不純物濃度が制御されたシリコン膜形成のための液体材料は、一般式 Si_nX_m (ここで、 n は 5 以上の整数を表し m は n または $2n-2$ または $2n$ の整数を表し、 X は水素原子および/またはハロゲン原子を表す) で表される環系を有するケイ素化合物を含む溶液であることを特徴とする薄膜トランジスタの製造方法である。また、好ましくは前記一般式 Si_nX_m で表される環系を有するケイ素化合物は、 n が 5 以上で 20 以下であることを特徴とする。

WO 00/59041

PCT/JP00/01986

9

本発明の第14は、前記不純物濃度が制御されたシリコン膜形成のための液体材料は、一般式 $Si_aX_bY_c$ 。(ここで、Xは水素原子および/またはハロゲン原子を表し、Yはホウ素原子またはリン原子を表し、aは3以上の整数を表し、bはa以上で $2a+c+2$ 以下の整数を表し、cは1以上でa以下の整数を表す)で表されるケイ素化合物を含む溶液であることを特徴とする薄膜トランジスタの製造方法である。また、好ましくは、前記ケイ素化合物において、 $a+c$ が5以上で20以下であることを特徴とする。

上記第13又は第14の構成において、前記ケイ素化合物を含有する溶液は、溶質濃度が1～80重量%であることが望ましい。また、前記溶液は粘度が1～100 mPa・sであることが望ましい。また、前記溶液は室温における蒸気圧が0.001～100 mmHgである溶媒を含んでいることが望ましい。更にまた、前記溶液は炭化水素系溶媒からなることが望ましい。

本発明の第15は、不純物濃度が制御されたシリコン膜と絶縁膜および導電膜の各薄膜を有する薄膜トランジスタの製造方法において、前記各薄膜の総ての薄膜または大部分の薄膜が液体材料を用いる方法で形成され、且つ該薄膜の形成において真空装置を用いない方法で形成されることを特徴とする薄膜トランジスタの製造方法である。

本発明の第16は、不純物濃度が制御されたシリコン膜と絶縁膜および導電膜の各薄膜を有する薄膜トランジスタの製造方法において、前記薄膜トランジスタは透明導電膜を有しており、前記各薄膜の総ての薄膜または大部分の薄膜が液体材料を用いる方法で形成され、且つ該薄膜の形成において真空装置を用いない方法で形成されることを特徴とする薄膜トランジスタの製造方法である。

本発明の第17は、上記第15又は第16の構成において、前記液体材料により形成される各薄膜の形成方法において、該液体材料を基板に塗布して塗布膜を形成する方法が、ロールコート法、カーテンコート法、ディップコート法、スプレー法、インクジェット法のいずれかの方法または前記いずれかの方法とスピンコート法を組み合わせた方法であることを特徴とする薄膜トランジスタの製造方法である。

WO 00/59041

PCT/JP00/01986

10

図面の簡単な説明

- 第1図は、従来のCVD法による薄膜形成の工程を示す図である。
- 第2図は、本発明による液体材料を用いた薄膜形成工程を示す図である。
- 第3図は、スピンコート法により塗布膜の形成を模式的に示す図である。
- 第4図は、インクジェット法とスピンコート法を組み合わせる塗布膜を形成する方法を模式的に示す図である。
- 第5図は、本発明の実施例にかかるコブレナ型薄膜トランジスタの製造工程を示す断面図である。
- 第6図は、本発明の実施例にかかるスタガ型薄膜トランジスタの製造工程を示す断面図である。
- 第7図は、本発明の実施例にかかる逆スタガ型薄膜トランジスタの製造工程を示す断面図である。

発明を実施するための最良の形態

薄膜トランジスタを構成する薄膜にはシリコン膜、絶縁膜、導電膜があり、液晶表示装置装置などに用いられる薄膜トランジスタには更に透明導電膜が薄膜として使用される。従来、これらの薄膜は主にCVD装置やスパッタ装置により形成されていた。従来のCVD法やスパッタ法で薄膜を形成する方法は、生産性が低い、欠陥が多く歩留まりが悪い、表面の凹凸部で膜厚が不均一となる、配線パターンでは段差部で断線する、という課題があった。これらの課題は前記方法で製造される薄膜トランジスタのコストアップという課題となる。CVD法やスパッタ法におけるこれらの課題は、真空装置を用いること、基板加熱を必要とすること、プラズマなどを発生させるための電源が必要なこと、基板以外の装置内壁など不要な部分にも成膜されその膜が剥がれて異物欠陥の原因となることなど、これらの成膜方法が本質的に有する特徴に起因するものであった。また、それらの本質的な特徴は、装置が大がかりなものとなるため装置のコスト高い、装置のランニングコストが高いという課題も有している。

第1図に従来の一般的なCVD法による成膜の標準的な工程を示す。CVD装

WO 00/59041

PCT/JP00/01986

11

置にセットされた基板は、ロードロック室に移動された後真空引きされ、次に加熱チャンバに移動された後加熱され、次にプロセスチャンバに移動されて成膜される。プロセスチャンバには基板温度維持のための加熱機構があり、成膜に必要なプロセスガスの導入が行われ、圧力が安定した後に高周波が印加され導入したガスがプラズマ化され成膜される。成膜後は残留のプロセスガスがバージされ、基板がロードロック室に移動されベントされて大気中に取り出される。CVD法で用いられるプロセスガスには毒性や可燃性を有するガスが多いため、CVD装置には安全管理上それらのガスの漏洩検知器や排気ガスを無害化するための除害装置も必要になる。また、前記バージ工程においては、毒性や可燃性を有するガスを十分バージする必要がある、成膜工程を完了するのに時間がかかる。

スパッタ法においても第1図に示すCVD法とほぼ同様な処理工程を経て成膜される。CVD法と異なる点は、使用するガスが主にArなどの不活性ガスで毒性や可燃性を有するガスを使うことが少ないことと、スパタリング用のプラズマ電源に高周波ではなくDC電源が用いられることが多いことである。これらの相違は薄膜を形成する工程全体や装置構成の全体的比較でみると僅かな相違であり、装置が大がかりであり、生産性が低いことなどスパッタ法もCVD法と同様な課題を有している。

これに対し、本発明では前記薄膜を液体材料により形成する。その主たる方法は、液体材料の基板上への塗布膜形成と、該塗布膜を所望の機能膜にするための熱処理工程からなる。塗布膜の形成には、スピンコート法、ロールコート法、カーテンコート法、ディップコート法、スプレー法、インクジェット法などがあり、これらの方法に使用される塗布装置の基本構成は基板を保持するステージまたはホルダと該基板上に液体を塗布するための機構であるから、該塗布装置の構成はいたって簡単である。塗布膜を機能膜に変成するための熱処理工程及び/または光照射工程で使用される装置には、オープン、ベーク炉、アニール炉などの熱処理装置やハロゲンランプやUVランプなどを光源とする光照射装置があるが、これらの装置も真空系を有しないため構造は簡単である。

第2図は本発明において使用する、薄膜を形成する基本的な方法であるところ

WO 00/59041

PCT/JP00/01986

12

の液体材料から薄膜を形成する方法を示す図である。該方法は第2図に示すように塗布膜形成と薄膜形成の2つの工程からなる。塗布膜形成工程と薄膜形成工程は、使用する液体材料によっては雰囲気制御が必要になるが、基本的には大気圧下で行われる。第1図に示す従来のCVD法やスパッタ法による成膜工程と比較すると、本発明による薄膜形成の方法が如何に工程が短いかが理解できるはずである。また、例えばスピンコート法による塗布膜の形成装置は第3図に示すように、回転可能なステージ301とその上にセットされた基板302上に液体材料303を滴下する機構があればよい。スピンコート法以外のロールコート法、カーテンコート法、ディップコート法、スプレー法、インクジェット法などの塗布膜形成装置も装置の基本構成はスピンコート法と同じであり、CVD装置やスパッタ装置に比べると非常に簡単である。また、第2図の熱処理装置も基本構成は基板がセットされるステージやホルダと加熱機構から構成され、真空装置は不要である。従って、本発明で使用する装置が従来のCVD装置やスパッタ装置に比べて、小型で安価な装置であり、且つ大きな生産能力があることが分かるはずである。

また、薄膜トランジスタの活性層を構成するシリコン膜には導電型を決める不純物が導入され、該不純物の濃度は薄膜トランジスタの電気的特性に応じて厳密に制御されなければならない。従来、不純物導入にはイオン打込み法が使用されてきたが、本発明の液体材料を用いて不純物濃度が制御されたシリコン膜を形成する方法によれば、高価で大型のイオン打込み装置が不要となる。

本発明の薄膜トランジスタの製造方法では、液体材料を基板に塗布する工程が採用される。第3図に示すスピンコート法は、基板上に滴下された液体材料の大部分が基板の回転で飛散し、実際の塗布膜の形成に利用されるのはごく僅かである。この問題を解決するために本発明ではインクジェット法とスピンコート法の組合せ、またはインクジェット法で塗布膜を形成する。

第4図はインクジェット法とスピンコート法を組み合わせる塗布膜を形成する方法を示す図である。第4図(a)において、回転可能なステージ401上に基板402がセットされ、インクジェットヘッド403から吐出された液体材料4

WO 00/59041

PCT/JP00/01986

13

04が、基板上に微少な液滴405として形成される。次に、第4図(b)に示すようにステージ401が回転軸406によって回転すると塗布膜407が形成される。スピンコート法では材料の利用効率が精々数%程度であるが、第4図に示す方法により材料の利用効率を数10%に高めることができる。尚、インクジェット法を単独に用いて、必要な領域のみ塗布膜を形成する方法では、材料の利用効率を90%以上に高めることも可能である。

本発明は、従来の成膜方法が本質的に内在している前記課題を解決するものであり、小型で安価な装置により、生産性が高く、欠陥が少なく、歩留まりが高く、段差部の被覆性がよく、低コストで薄膜形成でき、従って低コストで薄膜トランジスタを製造する方法を提供するものである。

本発明における薄膜トランジスタの製造方法は、薄膜トランジスタを構成する不純物濃度が制御されたシリコン膜、絶縁膜及び導電膜の各薄膜の全部または一部の薄膜を液体材料を用いて形成する。前記各薄膜の基本的な形成工程は、液体材料を基板に塗布して塗布膜を形成する工程と、次に熱処理により該塗布膜を薄膜とする工程からなるが、液体材料中に基板を浸漬することにより、基板表面に所望の薄膜を形成する工程からなる方法も含まれる。

本発明における不純物濃度が制御されたシリコン膜の形成には、ケイ素化合物を含む溶液が用いられる。前記ケイ素化合物は、一般式 Si_nX_m （ここで、 n は5以上の整数を表し m は n または $2n-2$ または $2n$ の整数を表し、 X は水素原子および/またはハロゲン原子を表す）で表される環系を有するケイ素化合物である。特に、上記一般式 Si_nX_m のケイ素化合物として、 n が5以上20以下であるものが好ましく、 n が5又は6であるものがより好ましい。 n が5より小さい場合、ケイ素化合物自体が環構造による歪みにより不安定となるため取り扱いが難しくなり、また n が20より大きい場合、ケイ素化合物の凝集力に起因して溶液中での溶解性が低下し、実際に使用可能な溶媒の選択性が狭くなる。

上記一般式のケイ素化合物の具体例としては、1個の環系を有するものとしてシクロペンタシラン、シリルシクロペンタシラン、シクロヘキサシラン、シリルシクロヘキサシラン、シクロヘプタシランが、具体的には2個の環系を有するも

WO 00/59041

PCT/JP00/01986

14

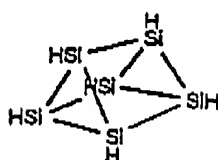
のとして1、1' -ビスシクロブタシラン、1、1' -ビスシクロペンタシラン、1、1' -ビスシクロヘキサシラン、1、1' -ビスシクロヘプタシラン、1、1' -シクロブタシリルシクロペンタシラン、1、1' -シクロブタシリルシクロヘキサシラン、1、1' -シクロブタシリルシクロヘプタシラン、1、1' -シクロペンタシリルシクロヘキサシラン、1、1' -シクロペンタシリルシクロヘプタシラン、1、1' -シクロヘキサシリルシクロヘプタシラン、スピロ [2、2] ペンタシラン、スピロ [3、3] ヘプタシラン、スピロ [4、4] ノナシラン、スピロ [4、5] デカシラン、スピロ [4、6] ウンデカシラン、スピロ [5、5] ウンデカシラン、スピロ [5、6] トデカシラン、スピロ [6、6] トリデカシランが挙げられる。

また、多環系のものとして下記式の化合物1～化合物5の水素化ケイ素化合物を挙げることができる。

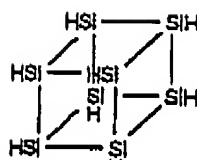
WO 00/59041

PCT/JP00/01986

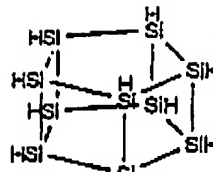
15



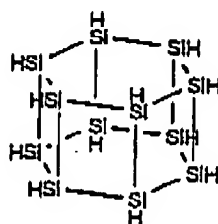
化合物 1



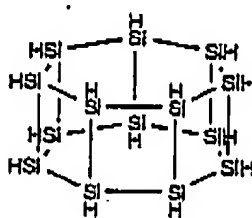
化合物 2



化合物 3



化合物 4



化合物 5

また、これらの水素化ケイ素化合物の他にこれらの骨格の水素原子を部分的に SiH_3 基やハロゲン原子に置換したケイ素化合物を挙げることができる。これらは2種以上を混合して使用することもできる。これらの内、溶媒への溶解性の点で1、1'-ビスシクロペンタシラン、1、1'-ビスシクロヘキサシラン、スピロ[4、4]ノナシラン、スピロ[4、5]デカシラン、スピロ[5、5]ウンデカシラン、スピロ[5、6]ドデカシランおよびこれらの骨格に SiH_3 基を有するケイ素化合物が特に好ましい。

また、本発明におけるシリコン膜形成において使用されるケイ素化合物は、上記一般式 Si_nX_m で表される環系を有するケイ素化合物を必須成分とする溶液を用いるが、当該溶液に、 n -ペンタシラン、 n -ヘキサシラン、 n -ヘプタシランなどのケイ素化合物が含まれていてもよい。

また、本発明における不純物濃度が制御されたシリコン膜を形成するために使用する液体材料に含まれるケイ素化合物は、一般式 $\text{Si}_n\text{X}_m\text{Y}_p$ 。(ここで、 X は

WO 00/59041

PCT/JP00/01986

16

水素原子および／またはハロゲン原子を表し、Yはホウ素原子またはリン原子を表し、aは3以上の整数を表し、bはa以上で $2a + c + 2$ 以下の整数を表し、cは1以上でa以下の整数を表す)で表わされる変性シラン化合物が含有される。式中のXは水素原子またはフッ素原子、塩素原子、臭素原子、碘素原子などのハロゲン原子であり、式中のYはホウ素原子またはリン原子を表す。変性シラン化合物を不活性ガス雰囲気中もしくは還元性ガス雰囲気中で熱分解、光分解、或いは更にレーザー照射したときにホウ素原子またはリン原子で変性されたシリコンに変換されるものである。また、式中のa、bおよびcは、次の関係が成り立つものであり、aは3以上の整数を表し、bはa以上で $2a + c + 2$ 以下の整数を表し、cは1以上でa以下の整数を表す。aが3より小さい場合には変性シラン化合物がガス状もしくは液体状のため塗布法により良好な変性シラン膜を形成しにくい。

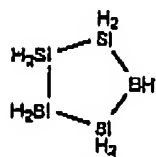
特に、上記一般式 $Si_n \cdot X_b \cdot Y_c$ のケイ素化合物として、 $a + c$ が5以上20以下であるものが好ましく、 $a + c$ が5又は6であるものがより好ましい。nが5より小さい場合、ケイ素化合物自体が環構造による歪みにより不安定となるため取り扱いが難しくなり、また $a + c$ が20より大きい場合、ケイ素化合物の凝集力に起因して溶液中での溶解性が低下し、実際に使用可能な溶媒の選択性が狭くなる。

上記一般式 $Si_n \cdot X_b \cdot Y_c$ の具体例としては、下記式の化合物6～化合物27の変性シラン化合物を挙げることができる。

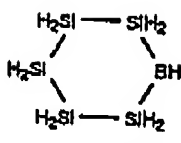
WO 00/59041

PCT/JP00/01986

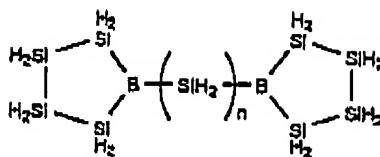
17



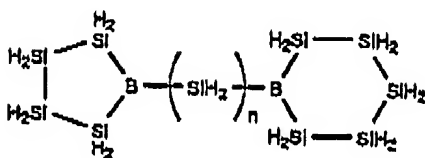
化合物 6



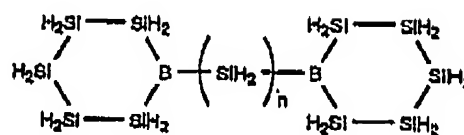
化合物 7



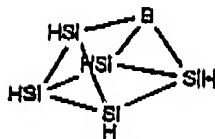
化合物 8



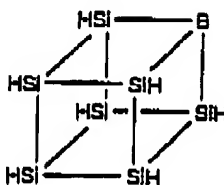
化合物 9



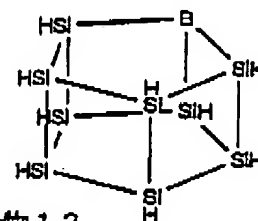
化合物 10



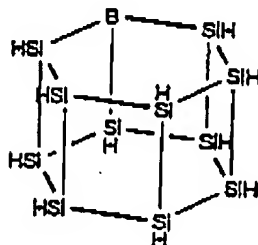
化合物 11



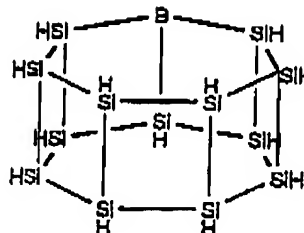
化合物 12



化合物 13



化合物 14

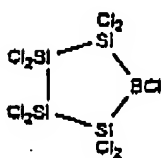


化合物 15

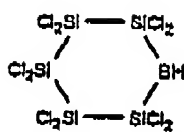
WO 00/59041

PCT/JP00/01986

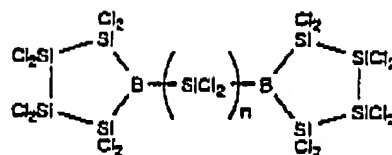
18



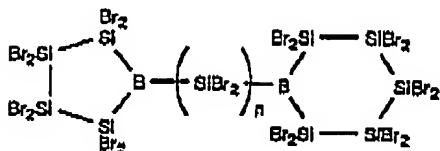
化合物 1 6



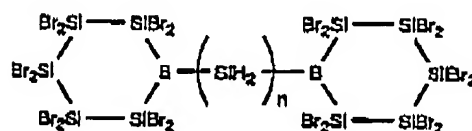
化合物 1 7



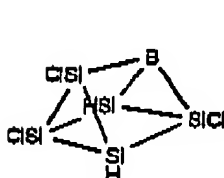
化合物 1 8



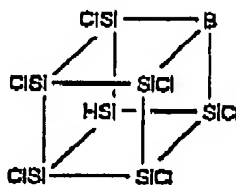
化合物 1 9



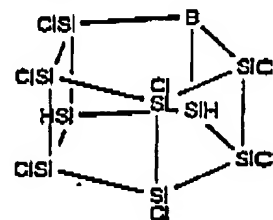
化合物 2 0



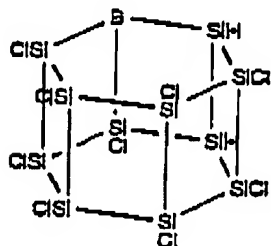
化合物 2 1



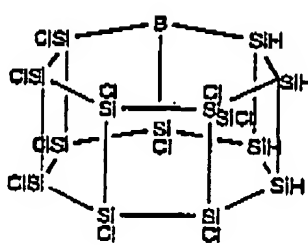
化合物 2 2



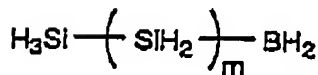
化合物 2 3



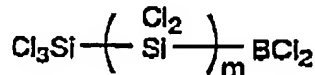
化合物 2 4



化合物 2 5



化合物 2 6



化合物 2 7

ここで、化合物 8、9、10、18、19 および 20 中の n は 0 以上の整数を表し、化合物 26 および 27 中の m は 2 以上の整数を表す。なお、これらの式ではホウ素による変性シラン化合物のみを挙げたが、リンによる変性シラン化合物

WO 00/59041

PCT/JP00/01986

19

としてもホウ素による変性シラン化合物と同様の骨格を有する変性シラン化合物を挙げることができる。

本発明では、上述の変性シラン化合物を溶液中のケイ素化合物として単独で使用してもよいし、変性されていない前記シラン化合物と混合して使用することもできる。変性シラン化合物と変性されていないシラン化合物との混合割合は、変性シラン化合物のホウ素あるいはリンの変性元素の含有率により異なるが、ケイ素原子に対して変性元素が1ppb～25%程度である。

本発明における不純物濃度が制御されたシリコン膜を形成するために使用する液体材料として、上記一般式 Si_nX_m のケイ素化合物および/または上記一般式 $Si_nX_mY_p$ の変性ケイ素化合物を溶媒に溶解した溶液を用いる。本発明で、上記溶液に使用する溶媒は通常、室温での蒸気圧が0.001～200mmHgのものを用いる。蒸気圧が200mmHgより高い場合には、コーティングで塗膜を形成する場合に溶媒が先に蒸発してしまい良好な塗膜を形成することが困難となることがある。一方、蒸気圧が0.001mmHgより低い溶媒の場合、乾燥が遅くなりケイ素化合物のコーティング膜中に溶媒が残留し易くなり、後工程の熱および/または光処理後にも良質のシリコンおよび変性シリコン膜が得られ難いことがある。

本発明で使用する溶媒としては、ケイ素化合物を溶解し溶媒と反応しないものであれば特に限定されないが、具体例として、n-ヘキサン、n-ヘプタン、n-オクタン、n-デカン、ジシクロペンタン、ベンゼン、トルエン、キシレン、デュレン、インデン、テトラヒドロナフタレン、デカヒドロナフタレン、スクワランなどの炭化水素系溶媒の他、ジプロピルエーテル、エチレングリコールジメチルエーテル、エチレングリコールジエチルエーテル、エチレングリコールメチルエチルエーテル、ジエチレングリコールジメチルエーテル、ジエチレングリコールジエチルエーテル、ジエチレングリコールメチルエチルエーテル、テトラヒドロフラン、テトラヒドロピラン、1,2-ジメトキシエタン、ビス(2-メトキシエチル)エーテル、p-ジオキサンなどのエーテル系溶、さらにプロピレンカーボネート、γ-ブチロラクトン、N-メチル-2-ピロリドン、ジメチルホルムアミド、アセトニトリル、ジメチルスルホキシド、クロロホルムなどの極性

WO 00/59041

PCT/JPO/01986

20

溶媒を挙げることができる。これらのうち、ケイ素化合物及び変性ケイ素化合物との溶解性と該溶液の安定性の点で炭化水素系溶媒、エーテル系溶媒が好ましく、さらに好ましい溶媒としては炭化水素系溶媒を挙げることができる。これらの溶媒は、単独でも、或いは2種以上の混合物としても使用できる。特に炭化水素系溶媒は、ケイ素化合物の溶解性を向上させ、後述する熱処理や光処理時のケイ素化合物の残留を抑制する観点好適である。

本発明における不純物濃度が制御されたシリコン膜の形成において、一般に行われているCVD法のようにガスを供給するのではなく、上述したようなケイ素化合物を溶解した溶液を基板に塗布した後、溶媒を乾燥させケイ素化合物の膜を形成し、該ケイ素化合物の膜を熱分解および／または光分解して金属シリコン膜に変換する、或いは熱分解および／または光分解後、さらにレーザー処理により多結晶シリコン膜に変換するものである。また特に変性ケイ素化合物を用いた場合には、ホウ素原子またはリン原子により変性されたシリコン膜を真空系でイオン注入することなく、p型あるいはn型のシリコン膜を形成することができる。

ケイ素化合物を含有する溶液の塗布の方法としてはスピンコート法、ロールコート法、カーテンコート法、ディップコート法、スプレー法、インクジェット法等の方法を用いることができる。塗布は一般には室温以上の温度で行われる。室温以下の温度ではケイ素化合物の溶解性が低下し一部析出する場合がある。また塗布する場合の雰囲気は、酸素が排除された、窒素、ヘリウム、アルゴンなどの不活性ガス中で行なうことが好ましい。さらに必要に応じて水素などの還元性ガスを混入したものが好ましい。スピンコート法を用いる場合のスピナーの回転数は形成する薄膜の厚み、塗布溶液組成により決まるが一般には100～5000rpm、好ましくは300～3000rpmが用いられる。塗布した後は溶媒を除去するために加熱処理を行う。加熱する温度は使用する溶媒の種類、沸点（蒸気圧）により異なるが通常100℃～200℃である。雰囲気は上記塗布工程と同様に酸素が排除された、窒素、ヘリウム、アルゴンなどの不活性ガス中で行なうことが好ましい。

本発明では、上記ケイ素化合物を含む塗布膜を熱及び／又は光処理によってシリコン膜に変換する。本発明において得られるシリコン膜はアモルファス状ある

WO 00/59041

PCT/JP00/01986

21

いは多結晶状であるが、熱処理の場合には一般に到達温度が約 550℃以下の温度ではアモルファス状、それ以上の温度では多結晶状のシリコン膜が得られる。アモルファス状のシリコン膜を得たい場合は、好ましくは 300℃～550℃、より好ましくは 350℃～500℃で熱処理がなされる。到達温度が 300℃未満の場合は、ケイ素化合物の熱分解が十分に進行せず、十分な厚さのシリコン膜を形成できない場合がある。上記熱処理を行う場合の雰囲気は、酸素が排除された、窒素、ヘリウム、アルゴンなどの不活性ガス、もしくは水素などの還元性ガスを混入したものが好ましい。多結晶状のシリコン膜を得たい場合は、上記で得られたアモルファス状シリコン膜にレーザーを照射して多結晶シリコン膜に変換することができる。上記レーザーを照射する場合の雰囲気は窒素、ヘリウム、アルゴンなどの不活性ガス、もしくはこれらの不活性ガスに水素などの還元性ガスを混入したもの等酸素を含まない雰囲気とすることが好ましい。

一方、光処理については、ケイ素化合物溶液の塗膜に対し、その溶媒除去する前及び／又は溶媒除去後に、酸素が排除された不活性ガス雰囲気中で行うことができる。溶媒に可溶なケイ素化合物は当該光処理による反応により溶媒不溶性の強靱な塗膜に変化するだけでなく、光処理後、又はそれと同時に熱処理を行うことにより光学的電気特性に優れたシリコン膜に変換される。

本発明において、ケイ素化合物をシリコン膜に変換する際の光処理に使用する光源としては、低圧あるいは高圧の水銀ランプ、重水素ランプ、アークランプあるいはアルゴン、クリプトン、キセノン等の希ガスの放電光の他、YAGレーザー、アルゴンレーザー、炭酸ガスレーザー、XeF、XeCl、XeBr、KrF、KrCl、ArF、ArClなどのエキシマレーザーなどを光源として使用することができる。これらの光源は一般には、10～5000Wの出力のものが用いられるが、通常100～1000Wで十分である。これらの光源の波長はケイ素化合物が多少でも吸収するものであれば特に限定されないが通常170nm～600nmであり、特に吸収効率の点から波長170nm～380nmの範囲に十分な強度を有する光源が特に好ましい。また多結晶シリコン膜への変換効率の点でレーザー光の使用が特に好ましい。これらの光処理時の温度は通常室温～500℃であり、得られるシリコン膜の半導体特性に応じて適宜選ぶことができ

WO 00/59041

PCT/JP00/01986

22

る。

本発明の上記ケイ素化合物溶液の濃度は1～80重量%程度であり、所望のシリコン膜厚に応じて調製することができる。80%を超えると析出しやすく均一な塗布膜が得られない。

これらの溶液は目的の機能を損なわない範囲で必要に応じてフッ素系、シリコン系、ノニオン系などの表面張力調節材を微量添加することができる。このノニオン系表面張力調節材は、溶液の塗布対象物への濡れ性を良好化し、塗布した膜のレベルリング性を改良し、塗膜のぶつぶつの発生、ゆず肌の発生などの防止に役立つものである。

かかる非イオン性界面活性剤としては、フッ化アルキル基もしくはパーフルオロアルキル基を有するフッ素系界面活性剤、又はオキシアルキル基を有するポリエーテルアルキル系界面活性剤を挙げることができる。前記フッ素系界面活性剤としては、 $C_8F_{17}CONHC_{12}H_{25}$ 、 $C_8F_{17}SO_2NH-(C_2H_4O)_8H$ 、 $C_8F_{17}O$ (プルロニック L-35) C_8F_{17} 、 $C_8F_{17}O$ (プルロニック P-84) C_8F_{17} 、 C_8F_7O (テトロニック-704) $(C_8F_{17})_2$ などを挙げることができる。(ここで、プルロニック L-35:旭電化工業(株)製、ポリオキシプロピレン-ポリオキシエチレンブロック共重合体、平均分子量1,900;プルロニック P-84:旭電化工業(株)製、ポリオキシプロピレン-ポリオキシエチレンブロック共重合体、平均分子量4,200;テトロニック-704:旭電化工業(株)製、N, N, N', N'-テトラキス(ポリオキシプロピレン-ポリオキシエチレンブロック共重合体)、平均分子量5,000)などを挙げることができる。

これらのフッ素系界面活性剤の具体例としては、エフトップ EF301、同 EF303、同 EF352 (新秋田化成(株)製)、メガファック F171、同 F173 (大日本インキ(株)製)、アサヒガード AG710 (旭硝子(株)製)、フロラード FC-170C、同 FC430、同 FC431 (住友スリーエム(株)製)、サーフロン S-382、同 SC101、同 SC102、同 SC103、同 SC104、同 SC105、同 SC106 (旭硝子(株)製)、BM-1000、同 1100 (B. M-Chemie社製)、Schsego-Fluor (Sc

WO 00/59041

PCT/JP00/01986

23

hwegmann社製)などを挙げることができる。

又ポリエーテルアルキル系界面活性剤としては、ポリオキシエチレンアルキルエーテル、ポリオキシエチレンアリルエーテル、ポリオキシエチレンアルキルフェノールエーテル、ポリオキシエチレン脂肪酸エステル、ソルビタン脂肪酸エステル、ポリオキシエチレンソルビタン脂肪酸エステル、オキシエチレンオキシプロピレンブロックポリマーなどを挙げることができる。

これらのポリエーテルアルキル系界面活性剤の具体例としては、エマルゲン105、同430、同810、同920、レオドールSP-40S、同TW-L120、エマノール3199、同4110、エキセルP-40S、ブリッジ30、同52、同72、同92、アラッセル20、エマゾール320、ツィーン20、同60、マージ45(いずれも(株)花王製)、ノニボール55(三洋化成(株)製)などを挙げることができる。上記以外の非イオン性界面活性剤としては、例えばポリオキシエチレン脂肪酸エステル、ポリオキシエチレンソルビタン脂肪酸エステル、ポリアルキレンオキサイドブロック共重合体などがあり、具体的にはケミスタット2500(三洋化成工業(株)製)、SN-EX9228(サンノブコ(株)製)、ノナール530(東邦化学工業(株)製)などを挙げることができる。この非イオン性界面活性剤の使用量は、(a)+(b)成分100重量部に対して、好ましくは0.01~10重量部、特に好ましくは0.1~5重量部である。0.01重量部未満では非イオン性界面活性剤の効果を発揮できず、一方、10重量部を超えると得られる組成物が発泡し易くなると共に、熱変色を起こす場合があり好ましくない。

かくして調製したケイ素化合物溶液の粘度は通常1~100mPa・sの範囲のものであり塗布装置や目的の塗布膜厚に応じて適宜選択することができる。100mPa・sを超えると均一な塗布膜を得ることが困難になる。

本発明では絶縁膜の形成を極力液体材料を用いる方法で行う。絶縁膜の形成に使用される液体材料としては、ポリシラザンやSOG及び各種の有機材料がある。有機材料にはポリイミドやアクリル系の材料など各種の材料があり、薄膜トランジスタの電気的特性を左右するゲート絶縁膜としては不向きであるが、層間絶縁

WO 00/59041

PCT/JP00/01986

24

膜やバシペーション用の絶縁膜として利用できる。ポリシラザンは Si-N-Si 結合を有し、SOG は Si-O-Si 結合を有し、両者とも常温で液体であり、スピンコート法、ロールコート法、カーテンコート法、ディップコート法、スプレー法、インクジェット法等の方法で基板上に塗布膜を形成することができる。塗布膜の形成方法は絶縁膜の厚さや膜厚の均一性、基板のサイズや形状などによって選ばれる。また、塗布膜を形成した後の熱処理温度は、一般的には高い程良い膜質の絶縁膜が得られるが、使用する基板の耐熱性や半導体装置のプロセス条件を考慮して適当な温度で行われる。熱処理温度が 300 乃至 500 °C 程度の比較的低温に限定される場合は、ポリシラザンを用いた方が SOG より膜質のよい絶縁膜を形成することができる。また、液体材料中に基板を浸漬することにより基板表面に絶縁膜を形成する方法もある。例えば、特開平 5-259154 に開示されているようにケイ弗化水素酸の水溶液中に基板を浸漬し、該水溶液にホウ酸を添加することにより、基板上に SiO₂ 膜を形成することもできる。尚、ゲート絶縁膜はその膜質や形成方法が薄膜トランジスタの電気特性を大きく左右するので、特に高性能の薄膜トランジスタを得る必要がある場合には、従来の真空装置を用いた成膜方法や熱酸化あるいはプラズマ酸化により形成することもできる。

本発明では導電膜の形成を極力液体材料を用いる方法で行う。液体材料を用いた導電膜の形成には、液体材料をスピンコート法などにより基板上に塗布膜を形成する工程と該塗布膜を熱処理して導電膜とする工程からなる方法と、液体材料中に基板を浸漬して基板表面に導電膜を形成する方法がある。前記塗布膜を用いる方法で使用する液体材料には、金属微粒子を有機溶液中に分散した懸濁液や金属を含む有機化合物を溶剤に溶かした溶液が利用できる。懸濁液では貴金属の微粒子を用いたものが知られており、Au や Ag などの金属膜を形成できる。金属を含む有機化合物溶液には Al、Cu などを含むものがあり、In と Sn を含む有機化合物からは透明導電膜である ITO 膜を形成することができる。また、浸漬法による導電膜形成では所謂メッキ法が利用でき、Ni、Cu、Au などの金属膜を形成することができる。導電膜の形成において、下層の配線や電極あるいは薄膜トランジスタのソース・ドレイン領域との接触抵抗を確保するために、

WO 00/59041

PCT/JP00/01986

25

従来の形成方法であるスパッタ法を用いたり、スパッタ法と前記液体材料を用いる方法と組み合わせて導電膜を形成することもできる。

以下本発明の実施例について説明する。

(実施例 1)

本発明の第 1 の実施例を第 5 図を参照して説明する。第 5 図は本発明によるコブレナ型薄膜トランジスタの製造方法をその工程に沿って示す。

第 5 図 (a) においてガラス基板 501 上にケイ素化合物としてシクロペンタシランとシクロヘキサシランの混合物をベンゼンを溶媒とする 5% 溶液を用いて、回転数 500 rpm で塗布膜を形成した。次に 100°C 20 分の熱処理を行い塗布膜の溶剤を除去した後、更に 400°C 30 分の熱処理を行い、前記塗布膜を金属状のシリコン膜とした。次にエネルギー密度 250 mJ/cm² でレーザアニールを行い、多結晶シリコン膜を形成した。次にフォトリソングによりソース、ドレイン及びチャネル領域となる島領域 502 を形成した。

前記ソース、ドレイン及びチャネル領域となる島領域はノンドーブシリコン膜で形成したが、薄膜トランジスタの V_{th} 制御のためにリンまたはボロンをドーブしたドーブシリコン膜としてもよい。このためにはシクロペンタシランとシクロヘキサシランの混合物であるケイ素化合物と、リン変性シラン化合物またはボロン変性シラン化合物の混合物を塗布膜とする。塗布膜の熱処理及びレーザアニールは前述とほぼ同様な条件で行う。ドーブシリコン膜のリン又はボロン濃度の制御は、前記ケイ素化合物と変性シランの混合割合によって調整できる。

前記ドーブシリコン膜のリン又はボロンの濃度制御の方法として、前記ケイ素化合物による塗布膜とリン又はボロンによる変性シラン化合物による塗布膜の積層膜を用いることが出来る。前記積層膜を形成した後レーザアニールすることにより、ドーブシリコン膜中の不純物がノンドーブシリコン膜に拡散する。不純物の濃度制御は前記塗布膜の膜厚とレーザアニールの条件により制御することが出来る。

次に、第 5 図 (b) に示すようにゲート絶縁膜 503 を液体材料を用いて形成した。先ずキシレンを溶剤とする 5% 濃度のポリシラザンを回転数 2000 rpm

WO 00/59041

PCT/JP00/01986

26

mで基板に塗布し、膜厚約1200Åの塗布膜を形成した。次に前記塗布膜を80°C30分のベークを行い溶剤を除去し、次に350°Cで60分の熱処理を行いSiO₂膜に変成しゲート絶縁膜503を形成した。前記350°Cの熱処理は酸素含有の雰囲気で行ったが、酸素と水蒸気を含む雰囲気中で行うと、ゲート絶縁膜の電気特性やMOS界面特性が向上し薄膜トランジスタとしての信頼性も向上する。

次に、液体材料によりゲート電極504を形成する。ゲート電極には液体材料を用いて形成されるドーパシリコン膜や金属微粒子の懸濁液を用いて形成される金属膜、或いはメッキ法で形成される金属膜などが利用できるが、本実施例では液体材料によって形成されるITO膜を用いた。まず、インジウムとスズを含有する有機化合物をキシレンを溶媒とした濃度8%の溶液を用い、回転数1500rpmで基板上に塗布膜を形成する。次に80°Cの熱処理により溶媒を除去し、次に300°Cの熱処理を行い膜厚2000ÅのITO膜を形成した。次にフォトリソエッチングにより第5図(b)に示すようにゲート電極504を形成した。尚、前記熱処理において、300°Cで30分乃至60分程度の熱処理を行った後、引き続き酸素含有の還元雰囲気中を基板を200°C、望ましくは150°C程度まで冷却した後大気中に取り出すとITO膜の抵抗をより低減することが出来る。

次に第5図(c)に示すようにゲート電極をマスクにゲート絶縁膜を除去し、ソース・ドレイン領域となるシリコン膜505及び506を露出させる。

次に第5図(d)に示すようにシリコン原子とボロン又はリン含有の液体材料を用いてドーパシリコン膜507を形成する。該ドーパシリコン膜は前記露出されたソース・ドレイン領域505及び506を覆うように形成される。本実施例ではシリコン原子とボロン又はリン含有の液体材料としてリン変性ケイ素化合物をトルエンを溶媒とした溶液を用いた。前記溶液を基板にスピンコートして塗布膜を形成し、150°Cの熱処理により溶媒を除去し、次に350°Cの熱処理によりドーパアモルファスシリコン膜とし、次にXeClによるレーザアニールを行った。前記レーザアニールによりシリコン膜は多結晶化すると同時に、ドーパシリコン膜507からリンが下層のシリコン膜に拡散しソース・ドレイン領域505及び506がn型の多結晶シリコンとして形成される。

WO 00/39041

PCT/JP00/01986

27

次に第5図(e)に示すように、 n 型の多結晶シリコンをフォトリソグラフィでソース・ドレイン領域の一部(508、509)として形成する。従って、ソース・ドレイン領域は部分的に2層構造となるが、該2層構造部分は少なくともソース・ドレイン領域の電極取り出しのためのコンタクトホールが開口される位置に形成されるようにする。次に、ポリシラザンを用いて層間絶縁膜510を形成した。先ず濃度10%の溶液を回転数1000rpmで基板上に塗布して塗布膜を形成する。次に80°Cのベークを行い溶剤であるキシレンを除去し、次に350°Cの熱処理を行い膜厚約5000Åの SiO_2 膜を形成した。前記350°Cの熱処理は酸素含有の雰囲気で行ったが、酸素と水蒸気を含む雰囲気で行うと、絶縁膜としての電気特性や信頼性をより向上させることが出来る。

次に前記層間絶縁膜にコンタクトホールを開口した後、第5図(f)に示すように液体材料を用いてソース・ドレイン用の電極511を形成した。該電極の形成に使用される液体材料としては、金属微粒子を有機溶剤に分散させた懸濁液やインジウムとスズを含有する有機化合物を有機溶媒に溶かした溶液を用いることが出来る。また、無電解メッキにより形成されるニッケル膜などの薄膜を利用することもできる。液晶表示装置などに使用される透明電極を有する薄膜トランジスタを形成する場合には、該透明導電膜をインジウムとスズを含有する有機化合物を液体材料として用いることが出来る。本実施例では粒径数十Åに金微粒子を有機溶剤に分散させた懸濁液を用いた。該懸濁液を基板上に塗布して塗布膜を形成し、次に200°Cの熱処理を行い導電膜とし、第5図(f)に示すようにパターニングして電極511、511'を形成した。

(実施例2)

本発明の第2の実施例を第6図を参照して説明する。第6図は本発明によるスタガ型薄膜トランジスタの製造方法をその工程に沿って示す。

第6図(a)において、601はガラス基板、602及び603はソース・ドレイン領域となる不純物をドーピングしたドーピングシリコン膜である。ドーピングシリコン膜の形成にはリン変成シラン化合物溶液を用いた。リン変成シラン化合物溶液をスピンコート法により基板に塗布して塗布膜を形成する。次に80°C乃至150°Cの熱処理を行い、ドーピングシリコン膜を形成する。次に80°C乃至150°Cの熱処理を行い、ドーピングシリコン膜を形成する。次に80°C乃至150°Cの熱処理を行い、ドーピングシリコン膜を形成する。

WO 00/59041

PCT/JP00/01986

28

0°Cの熱処理で塗布膜の溶剤を除去し更に350°C30分の熱処理を行いアモルファス状態のドーパシリコン膜とする。次にエネルギー密度約300 mJ/cm²でレーザアニールを行いドーパシリコン膜を多結晶化する。次にフォトエッチングによりパターンニングしてソース・ドレイン領域602及び603を形成する。

次に第6図(b)に示すようにチャネル領域となるシリコン膜604を形成する。先ず、ケイ素化合物としてシクロペンタシランとシクロヘキサシランの混合物をベンゼンを溶媒とする5%溶液を用いて、回転数500 rpmで塗布膜を形成する。次に100°Cから350°Cまで温度を徐々に上げる熱処理を行い塗布膜の溶剤を除去すると同時にアモルファス状態のシリコン膜とした後、エネルギー密度250 mJ/cm²でレーザアニールを行い該シリコン膜を多結晶化した。次に第6図(b)に示すようにフォトエッチングによりソース・ドレインと接続するようにチャネル領域となる島領域604を形成した。

前記チャネル領域はノンドーパシリコン膜で形成したが、薄膜トランジスタのV_{th}制御のためにリンまたはボロンをドーパしたドーパシリコン膜としてもよい。このためにはシクロペンタシランとシクロヘキサシランの混合物であるケイ素化合物と、リン変性シラン化合物またはボロン変性シラン化合物の混合物を用いて塗布膜を形成する。塗布膜の熱処理及びレーザアニールは前述とほぼ同様な条件で行う。ドーパシリコン膜のリン又はボロン濃度の制御は、前記ケイ素化合物と変性シランの混合割合によって調整できる。

前記ドーパシリコン膜のリン又はボロンの濃度制御の方法として、前記ケイ素化合物による塗布膜とリン又はボロンによる変性シラン化合物による塗布膜の積層膜を用いることが出来る。前記積層膜を形成した後レーザアニールすることにより、ドーパシリコン膜中の不純物がノンドーパシリコン膜に拡散する。不純物の濃度制御は前記変性シラン中のリンまたはボロンの濃度だけでなく、前記積層膜それぞれの膜厚やレーザアニールの条件により制御することが出来る。

次に第6図(c)に示すように液体材料によりゲート絶縁膜605を形成する。先ず、5%濃度のポリシラザンを回転数2000 rpmで基板に塗布し、膜厚約1200 Åの塗布膜を形成する。次に前記塗布膜を350°Cで30分の熱処理を

WO 00/59041

PCT/JP00/01986

29

行い SiO₂ 膜に変成しゲート絶縁膜 605 を形成した。

次に第 6 図 (d) に示すように液体材料によりゲート電極 606 を形成する。ゲート電極には液体材料を用いて形成されるドーパシリコン膜や金属微粒子の懸濁液を用いて形成される金属膜、或いはメッキ法で形成される金属膜などが利用できるが、本実施例では液体材料によって形成される ITO 膜を用いた。先ず、インジウムとスズを含有する有機化合物をキシレンを溶媒とした濃度 8 % の溶液を用い、回転数 1500 rpm で基板上に塗布膜を形成する。次に 80 °C の熱処理により溶媒を除去し、次に 300 °C の熱処理を行い膜厚 2000 Å の ITO 膜を形成した。次にフォトリソグラフィにより第 6 図 (d) に示すようにゲート電極 606 を形成した。尚、前記熱処理において、300 °C で 30 分乃至 60 分程度の熱処理を行った後、引き続き酸素含有の還元雰囲気中で基板を 200 °C、望ましくは 150 °C 程度まで冷却した後大気中に取り出すと ITO 膜の抵抗をより低減することが出来る。

次に第 6 図 (e) に示すように液体材料を用いて層間絶縁膜 607 を形成する。先ず濃度 10 % の溶液を回転数 1000 rpm で基板上に塗布して塗布膜を形成する。次に 80 °C のベークを行い溶剤であるキシレンを除去し、次に 350 °C の熱処理を行い膜厚約 5000 Å の SiO₂ 膜を形成した。前記 350 °C の熱処理は酸素含有の雰囲気で行ったが、酸素と水蒸気を含む雰囲気中で行うと、絶縁膜としての電気特性や信頼性をより向上させることが出来る。

次に第 6 図 (f) に示すように前記層間絶縁膜 607 にコンタクトホールを開口した後、液体材料を用いて電極 608、608' を形成した。電極の形成に使用される液体材料としては、金属微粒子を有機溶剤に分散させた懸濁液やインジウムとスズを含有する有機化合物を有機溶媒に溶かした溶液を用いることが出来る。また、無電解メッキにより形成されるニッケル膜などの薄膜を利用することもできる。液晶表示装置などに使用される透明電極を有する薄膜トランジスタを形成する場合には、該透明導電膜をインジウムとスズを含有する有機化合物を液体材料として用いることが出来る。

本実施例では ITO 膜により電極を形成した。先ず、インジウムとスズを含有

WO 00/59041

PCT/JP00/01986

30

する有機化合物をキシレンを溶媒とした濃度8%の溶液を用い、回転数1500 rpmで基板上に塗布膜を形成する。次に80°Cの熱処理により溶媒を除去し、次に300°Cの熱処理を行い膜厚約2000ÅのITO膜を形成した。次にフォトリソエッチングにより第6図(f)に示すように電極608を形成した。尚、前記熱処理において、300°Cで30分乃至60分程度の熱処理を行った後、引き続き水素含有の還元雰囲気中で基板を200°C、望ましくは150°C程度まで冷却した後大気中に取り出すとITO膜の抵抗をより低減することが出来る。また、前記電極は透明電極であり液晶表示装置などで必要となる画素電極としても利用できる。

(実施例3)

本発明の第3の実施例を第7図を参照して説明する。第7図は、本発明による逆スタガ型薄膜トランジスタの製造方法をその工程に沿って示す。

先ず、第7図(a)に示すようにガラス基板701上にゲート電極702を形成する。本実施例では無電解メッキ法によりゲート電極を形成した。メッキ液にはナトリウムフリーのニッケルメッキ液を用いて、膜厚約4000Åのニッケル膜を基板上に形成した。ニッケル膜の成長はメッキ液に基板を浸漬してニッケルを析出させることにより行われるが、その前処理工程として基板の表面洗浄やアクチベータ処理がある。これらの前工程処理では通常ナトリウムが含有された溶液を用いるが、本発明ではこれらの前工程処理でもナトリウムフリーの溶液を用いて行った。ニッケル膜のパターニングは通常のフォトリソエッチング法により行った。ニッケルのエッチング液は硝酸と氷酢酸の混酸で行った。

次に第7図(b)に示すように液体材料を用いてゲート絶縁膜703を形成した。先ず、5%濃度のポリシラザンを回転数2000 rpmで基板に塗布し、膜厚約1200Åの塗布膜を形成する。次に前記塗布膜中の溶剤を除去する熱処理を80°Cで行い、次に350°Cで30分の熱処理を行いSiO₂膜に変成しゲート絶縁膜703とした。

次に第7図(c)に示すように液体材料を用いてチャネル層となるシリコン膜704を形成する。先ず、ケイ素化合物としてシクロペンタシランとシクロヘキサシランの混合物をベンゼンを溶媒とする5%溶液を用いて、回転数500 rpm

WO 00/59041

PCT/JP00/01986

31

mで塗布膜を形成する。150°Cの熱処理により溶媒を除去し、次に300°C30分の熱処理を行い金属状のシリコン膜とした後、エネルギー密度250 mJ/cm²でレーザアニールを行い多結晶シリコン膜を形成した。

前記熱処理工程及びレーザアニール後にアモルファスシリコン膜を得る場合は、前記熱処理温度を450°C以上にしてレーザアニール工程を行わないか、レーザエネルギーの低い条件でレーザアニールを行う。但し、アモルファスシリコン膜のアモルファス化の程度や多結晶状態の割合、あるいはシリコンが有機化合物として膜中に残存する割合などは、前記熱処理温度とその時間及び前記エネルギー密度と前記塗布膜の膜厚に依存するため、所望のアモルファスシリコン膜を得るためにはそれらの条件を最適化する必要がある。

次に第7図(d)に示すように、液体材料を用いてチャネル保護膜となる絶縁膜705とソース・ドレイン領域となる不純物ドーパのシリコン膜706および707を形成する。チャネル保護膜は例えば前記ゲート電極と同様にポリシラザンを用いて形成することが出来る。ソース・ドレイン領域となるドーパシリコン膜の形成は先ずリン又はボロン変成シラン化合物の塗布膜を形成する。次に80°C乃至150°Cの熱処理で塗布膜の溶剤を除去し更に350°C30分の熱処理を行いアモルファス状態のドーパシリコン膜とする。次にエネルギー密度約300 mJ/cm²でレーザアニールを行いドーパシリコン膜を多結晶化する。前記レーザアニール時にドーパシリコン膜より下層のノンドーパシリコン膜に不純物が拡散する。次にフォトリソングによりパターニングしてソース・ドレイン領域706及び707を形成する。

次に第7図(e)に示すように液体材料により電極708を形成する。本実施例では該電極をITO膜で形成した。先ず、インジウムとスズを含有する有機化合物をキシレンを溶媒とした濃度8%の溶液を用い、回転数1500rpmで基板上に塗布膜を形成する。次に80°Cの熱処理により溶媒を除去し、次に300°Cの熱処理を行い膜厚約2000ÅのITO膜を形成した。次にフォトリソングにより第7図(e)に示すように電極708及び708'を形成した。尚、前記熱処理において、300°Cで30分乃至60分程度の熱処理を行った後、引き続き水

WO 00/59041

PCT/JP00/01986

32

素含有の還元雰囲気中で基板を200℃、望ましくは150℃程度まで冷却した後大気中に取り出すとITO膜の抵抗をより低減することが出来る。また、前記電極は透明電極であり液晶表示装置などで必要となる画素電極としても利用できる。

本発明における薄膜トランジスタの製造方法は、薄膜トランジスタを構成するシリコン膜、絶縁膜、導電膜の各薄膜の全部または一部の薄膜を液体材料を用いて形成する。その主たる方法は、液体材料を基板に塗布して塗布膜を形成し、該塗布膜を熱処理することにより所望の薄膜を形成するものである。従って、従来のCVD法やスパッタ法による成膜方法が本質的に内在している様々な課題を解決するものであり、小型で安価な装置により、生産性が高く、欠陥が少なく、歩留まりが高く、段差部の被覆性がよく、低コストで薄膜形成ができ、従って低コストで薄膜トランジスタを製造することができる。

また、本発明の薄膜トランジスタの製造方法では、不純物量が制御されたシリコン膜を液体材料を用いて形成する。従って、シリコン膜への不純物ドーパ及び該不純物量の制御に高価な装置を用いるイオン打込み法を使用する必要がないため、低コストで薄膜トランジスタを製造することができる。

WO 00/59041

PCT/JP00/01986

33

請 求 の 範 囲

(1) 不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、前記不純物濃度が制御されたシリコン膜はノンドーブシリコン膜とドーブシリコン膜からなり、前記ノンドーブシリコン膜の形成がシリコン原子含有の液体材料を基板に塗布して塗布膜を形成する工程と、次に該塗布膜をノンドーブシリコン膜にする熱処理工程とからなり、前記ドーブシリコン膜の形成がシリコン原子と不純物含有の液体材料を基板に塗布して塗布膜を形成する工程と、次に該塗布膜をドーブシリコン膜にする熱処理工程と、を含むことを特徴とする薄膜トランジスタの製造方法。

(2) 前記ノンドーブシリコン膜とドーブシリコン膜からなる不純物濃度が制御されたシリコン膜において、前記ノンドーブシリコン膜がチャネル領域を形成し、前記ドーブシリコン膜がソース・ドレイン領域を形成することを特徴とする請求の範囲第1項記載の薄膜トランジスタの製造方法。

(3) 前記ドーブシリコン膜はゲート電極を形成することを特徴とする請求の範囲第1項又は第2項記載の薄膜トランジスタの製造方法。

(4) 前記ドーブシリコン膜は電極及び配線を形成することを特徴とする請求の範囲第1項乃至請求の範囲第3項記載の薄膜トランジスタの製造方法。

(5) 不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、所望の不純物濃度を含む前記不純物濃度が制御されたシリコン膜を得るために、シリコン原子を含む液体材料と、シリコン原子と不純物を含む液体材料の混合液を基板に塗布して塗布膜を形成する工程と、次に該塗布膜を不純物濃度が制御されたシリコン膜にする熱処理工程と、を含むことを特徴とする薄膜トランジスタの製造方法。

(6) 前記所望の不純物濃度を含む前記不純物濃度が制御されたシリコン膜は、チャネル領域を形成することを特徴とする請求の範囲第5項記載の薄膜トランジスタの製造方法。

(7) 不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する

WO 00/59041

PCT/JP00/01986

34

薄膜トランジスタの製造方法において、前記不純物濃度が制御されたシリコン膜はノンドープシリコン膜とドーパシリコン膜の積層膜から形成され、前記ノンドープシリコン膜の形成がシリコン原子含有の液体材料を基板に塗布して塗布膜を形成する工程と、次に該塗布膜をノンドープシリコン膜にする熱処理工程とからなり、前記ドーパシリコン膜の形成がシリコン原子と不純物を含む液体材料を基板に塗布して塗布膜を形成する工程と、次に該塗布膜をドーパシリコン膜にする熱処理工程と、を含むことを特徴とする薄膜トランジスタの製造方法。

(8) 前記ノンドープシリコン膜とドーパシリコン膜の積層膜からなる不純物濃度が制御されたシリコン膜は、チャネル領域を形成することを特徴とする請求の範囲第7項記載の薄膜トランジスタの製造方法。

(9) 不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、絶縁基板または絶縁膜上に、シリコン原子を含む液体材料またはシリコン原子と不純物を含む液体材料を塗布して塗布膜を形成する工程と、該塗布膜を不純物濃度が制御されたシリコン膜にする熱処理工程と、該シリコン膜をパターニングしてソース、ドレイン及びチャネルとなる島領域を形成する工程と、ゲート絶縁膜を形成する工程と、ゲート電極を形成する工程と、前記ゲート電極をマスクにしてソース、ドレイン領域上のゲート絶縁膜を除去してソース、ドレイン領域となるシリコン膜を露出する工程と、シリコン原子と不純物を含む液体材料を露出したソース・ドレイン領域上に塗布して塗布膜を形成する工程と、該塗布膜を熱処理してドーパシリコン膜を形成する第1の熱処理工程と、該ドーパシリコン膜中の不純物を下層のシリコン膜に拡散する第2の熱処理工程と、前記ドーパシリコン膜をパターニングして前記ソース・ドレイン領域上の一部に重畳するボタンを形成する工程と、層間絶縁膜を形成する工程と、層間絶縁膜にコンタクトホールを開口する工程と、電極を形成する工程と、を含むことを特徴とする薄膜トランジスタの製造方法。

(10) 不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、絶縁基板または絶縁膜上に、シリコン原子と不純物を含む液体材料を塗布して塗布膜を形成する工程と、該塗布膜を熱

WO 00/59041

PCT/JP00/01986

35

処理してドーパシリコン膜としてソース、ドレイン領域を形成する工程と、シリコン原子を含む液体材料またはシリコン原子と不純物を含む液体材料を基板に塗布して塗布膜を形成する工程と、該塗布膜を不純物濃度が制御されたシリコン膜にする熱処理工程と、該不純物濃度が制御されたシリコン膜をパターンニングして前記ソース、ドレイン領域と接続するチャンネル領域を含む島領域を形成する工程と、ゲート絶縁膜を形成する工程と、ゲート電極を形成する工程と、層間絶縁膜を形成する工程と、層間絶縁膜にコンタクトホールを開孔する工程と、電極を形成する工程と、を含むことを特徴とする薄膜トランジスタの製造方法。

(11) 不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、絶縁基板または絶縁膜上に、ゲート電極を形成する工程と、ゲート絶縁膜を形成する工程と、シリコン原子を含む液体材料またはシリコン原子と不純物を含む液体材料を基板に塗布して塗布膜を形成する工程と、該塗布膜を不純物濃度が制御されたシリコン膜にする熱処理工程と、シリコン原子と不純物を含む液体材料を塗布して塗布膜を形成する工程と、該塗布膜を熱処理して不純物ドーパのシリコン膜としてソース、ドレイン領域を形成する工程と、電極を形成する工程とを備えることを特徴とする薄膜トランジスタの製造方法。

(12) 前記液体材料を基板に塗布して塗布膜を形成し、次に該塗布膜を熱処理して不純物濃度が制御されたシリコン膜を形成する前記熱処理工程は、前記塗布膜から溶媒を除去する第1の熱処理工程と、次に不純物濃度が制御されたシリコン膜を形成する第2の熱処理工程からなることを特徴とする請求の範囲第1項、第5項、第7項、第9項、第10項、及び第11項のいずれかに記載の薄膜トランジスタの製造方法。

(13) 前記液体材料を基板に塗布して塗布膜を形成し、次に該塗布膜を熱処理して不純物濃度が制御されたシリコン膜を形成する前記熱処理工程は、前記塗布膜から溶媒を除去する第1の熱処理工程と、次に不純物濃度が制御されたシリコン膜を形成する第2の熱処理工程と、次に該不純物濃度が制御されたシリコン膜を結晶化する第3の熱処理工程からなることを特徴とする請求の範囲第1項、第

WO 00/59041

PCT/JP00/01986

36

5項、第7項、第9項、第10項、及び第11項のいずれかに記載の薄膜トランジスタの製造方法。

(14) 前記第1の熱処理工程は、溶媒を除去する乾燥工程と該塗布膜内で熱分解および/または光分解する工程を含むことを特徴とする請求の範囲第12項又は請求の範囲第13項記載の薄膜トランジスタの製造方法。

(15) 前記光分解する工程は、波長が170nm以上380nm以下の光を前記塗布膜に照射することを特徴とする請求の範囲第14項記載の薄膜トランジスタの製造方法。

(16) 前記第2又は第3の熱処理工程は、ランプアニールまたはレーザアニールによる熱処理であることを特徴とする請求の範囲第12項又は第13項記載の薄膜トランジスタの製造方法。

(17) 前記第1、第2、第8の熱処理工程は、該熱処理工程を経て形成された不純物濃度が制御されたシリコン膜中に含まれる酸素原子が100ppm以下になるように、酸素濃度が制御された雰囲気中で処理されることを特徴とする請求の範囲第12項乃至第16項のいずれかに記載の薄膜トランジスタの製造方法。

(18) 不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、前記絶縁膜の形成工程は、基板にポリシラザンを塗布する工程と、次に熱処理により塗布されたポリシラザンをSiO₂膜とする工程と、を含むことを特徴とする請求の範囲第1項、第5項、第7項、第9項、第10項、及び第11項のいずれかに記載の薄膜トランジスタの製造方法。

(19) 不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、導電膜の形成工程は、金属含有の液体材料を基板に塗布して塗布膜を形成する工程と、次に熱処理により該塗布膜を導電膜とする工程と、次に該導電膜をパターニングする工程と、を含むことを特徴とする請求の範囲第1項、第5項、第7項、第9項、第10項、及び第11項のいずれかに記載の薄膜トランジスタの製造方法。

(20) 前記導電膜の形成工程は、メッキ法により基板に導電膜を形成する工程

WO 00/59041

PCT/JP00/01986

37

と、次に該導電膜をバターンニングする工程と、を含むことを特徴とする請求の範囲第1項、第5項、第7項、第9項、第10項、及び第11項のいずれかに記載の薄膜トランジスタの製造方法。

(21) 前記導電膜の形成工程は、基板にインジウムとスズを含む有機化合物を塗布して塗布膜を形成する工程と、該塗布膜をITO膜にする熱処理工程からなることを特徴とする請求の範囲第1項乃至第5項、第8項、第9項のいずれかに記載の薄膜トランジスタの製造方法。

(22) 不純物濃度が制御されたシリコン膜と絶縁膜及び導電膜の各薄膜を有する薄膜トランジスタの製造方法において、前記薄膜トランジスタは透明導電膜を有し、該透明導電膜を形成する工程は、基板にインジウムとスズを含む有機化合物を塗布して塗布膜を形成する工程と、該塗布膜をITOにする熱処理工程からなることを特徴とする請求の範囲第1項、第5項、第7項、第9項、第10項、及び第11項のいずれかに記載の薄膜トランジスタの製造方法。

(23) 前記不純物濃度が制御されたシリコン膜形成のための液体材料は、一般式 Si_nX_m （ここで、 n は5以上の整数を表し m は n または $2n-2$ または $2n$ の整数を表し、 X は水素原子および/またはハロゲン原子を表す）で表される環系を有するケイ素化合物を含む溶液であることを特徴とする請求の範囲第1項、第5項、第7項、第9項、第10項、及び第11項のいずれかに記載の薄膜トランジスタの製造方法。

(24) 前記一般式 Si_nX_m で表される環系を有するケイ素化合物は、 n が5以上で20以下であることを特徴とする請求の範囲第23項記載の薄膜トランジスタの製造方法。

(25) 前記不純物濃度が制御されたシリコン膜形成のための液体材料は、一般式 $Si_aX_bY_c$ 。（ここで、 X は水素原子および/またはハロゲン原子を表し、 Y はホウ素原子またはリン原子を表し、 a は3以上の整数を表し、 b は a 以上で $2a+c+2$ 以下の整数を表し、 c は1以上で a 以下の整数を表す）で表されるケイ素化合物を含む溶液であることを特徴とする請求の範囲第1項、第5項、第7項、第9項、第10項、第11項、及び第22項のいずれかに記載の薄膜トラン

WO 00/59041

PCT/JP00/01986

38

ジスタの製造方法。

(26) 前記一般式 $Si_aX_bY_c$ (ここで、Xは水素原子および/またはハロゲン原子を表し、Yはホウ素原子またはリン原子を表し、aおよびcは3以上の整数を表しbはa以上で2a+c+2以下の整数を表す) で表されるケイ素化合物において、a+cが5以上で20以下であることを特徴とする請求の範囲第25項記載の薄膜トランジスタの製造方法。

(27) 前記ケイ素化合物を含有する溶液は、溶質濃度が1~80重量%であることを特徴とする請求の範囲第23項乃至第26項のいずれかに記載の薄膜トランジスタの製造方法。

(28) 前記ケイ素化合物を含有する溶液は、粘度が1~100 mPa・sであることを特徴とする請求の範囲第23項乃至第26項のいずれかに記載の薄膜トランジスタの製造方法。

(29) 前記ケイ素化合物を含有する溶液は、室温における蒸気圧が0.001~100 mmHgである溶媒を含んでいることを特徴とする請求の範囲第23項乃至第26項のいずれかに記載の薄膜トランジスタの製造方法。

(30) 前記溶媒が炭化水素系溶媒であることを特徴とする請求の範囲第29項記載の薄膜トランジスタの製造方法。

(31) 不純物濃度が制御されたシリコン膜と絶縁膜および導電膜の各薄膜を有する薄膜トランジスタの製造方法において、前記各薄膜の総ての薄膜または大部分の薄膜が液体材料を用いる方法で形成され、且つ該薄膜の形成において真空装置を用いない方法で形成されることを特徴とする薄膜トランジスタの製造方法。

(32) 不純物濃度が制御されたシリコン膜と絶縁膜および導電膜の各薄膜を有する薄膜トランジスタの製造方法において、前記薄膜トランジスタは透明導電膜を有しており、前記各薄膜の総ての薄膜または大部分の薄膜が液体材料を用いる方法で形成され、且つ該薄膜の形成において真空装置を用いない方法で形成されることを特徴とする薄膜トランジスタの製造方法。

(33) 前記液体材料により形成される各薄膜の形成方法において、該液体材料を基板に塗布して塗布膜を形成する方法が、ロールコート法、カーテンコート法、

WO 00/59041

PCT/JP00/01986

39

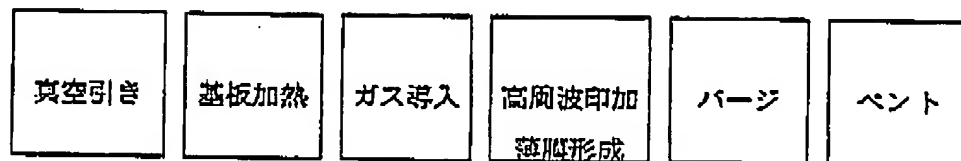
ディップコート法、スプレー法、インクジェット法のいずれかの方法または前記いずれかの方法とスピンコート法を組み合わせた方法であることを特徴とする請求の範囲第31項又は第32項記載の薄膜トランジスタの製造方法。

WO 00/59041

PCT/JP00/01986

1/5

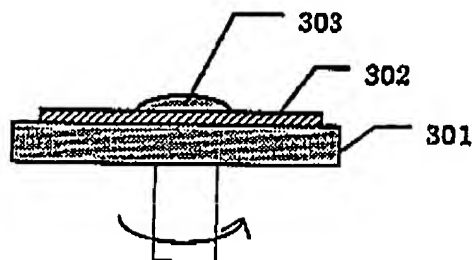
第1図



第2図



第3図

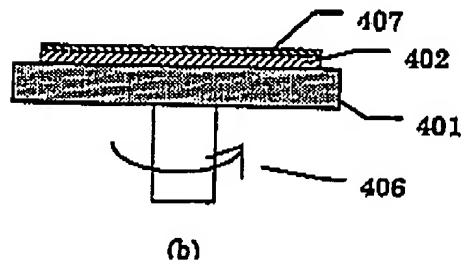
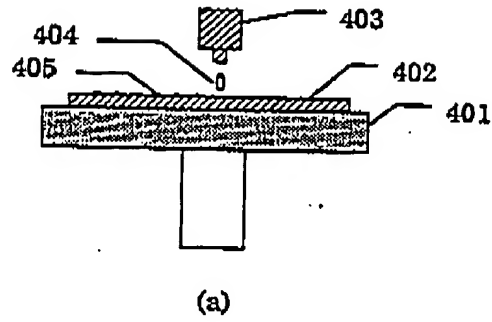


WO 00/59041

PCT/JP00/01986

2/5

第4図

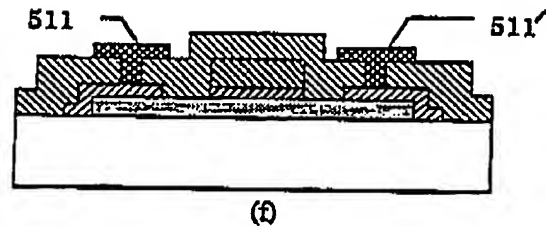
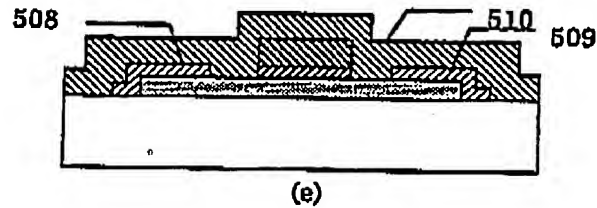
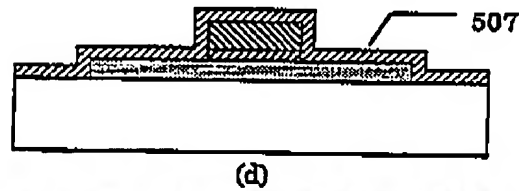
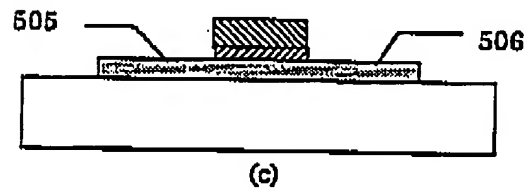
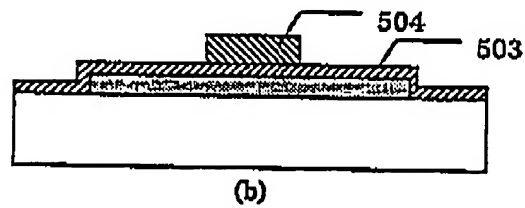
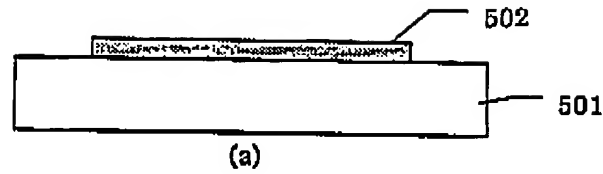


WO 00/59041

PCT/JI'00/01986

3/5

第5図

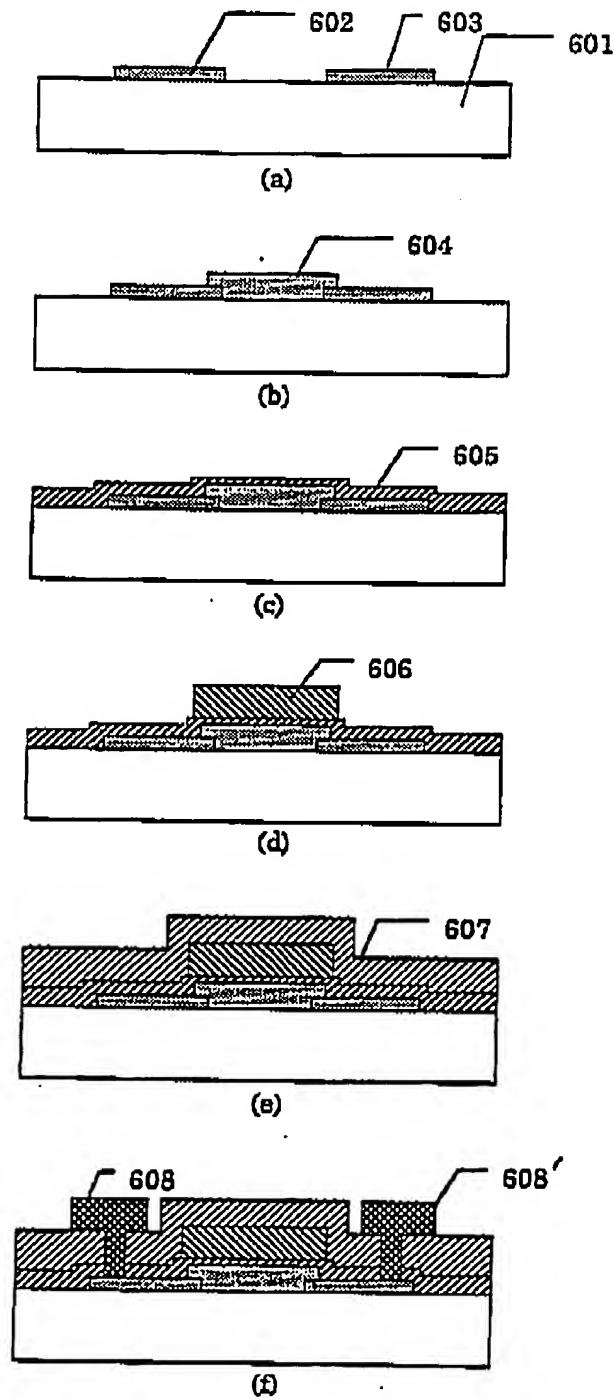


WO 00/59041

PCT/JP00/01986

4/5

第 6 図

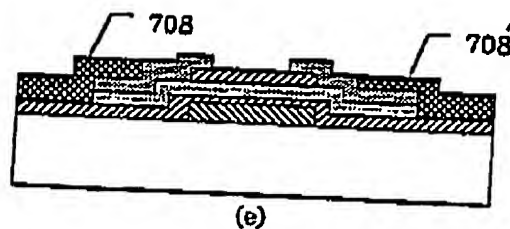
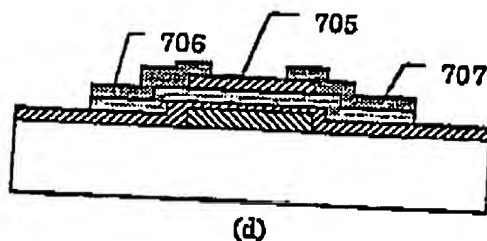
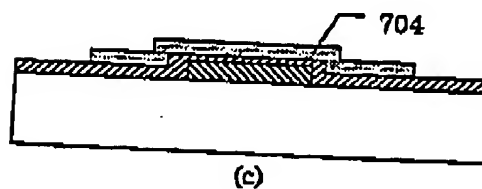
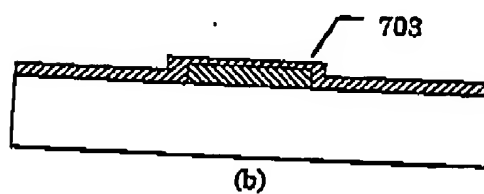
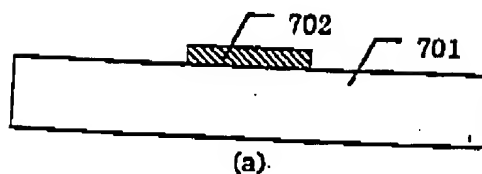


WO 00/59041

PCT/JP00/01986

5/5

第7図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/01986

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H01L29/786, H01L21/336, H01L21/208, H01L21/316, H01L21/288, G02F1/1368

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01L29/786, H01L21/336, H01L21/208, H01L21/316, H01L21/288, G02F1/1368, C23C16/44, C23C18/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1992-1996 Toroku Jitsuyo Shinan Koho 1994-2000

Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JICST FILE (JOIS)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 9-45922, A (SHOWA DENKO K.K.), 14 February, 1997 (14.02.97), Full text (Family: none)	1-30, 33 31-32
X		
Y	JP, 5-144741, A (SHOWA DENKO K.K.), 11 June, 1993 (11.06.93), Full text (Family: none)	15
Y	US, 5500537, A (Mitsubishi Denki Kabushiki Kaisha), 19 March, 1996 (19.03.96), Column 3, lines 22 to 39; Column 3, lines 50 to 65 & JP, 3-255669, A page 5, upper left column, line 3 to page 5, upper right column, line 1; page 6, upper right column, line 12 to page 5, lower left column, line 8	19-21, 33
Y	JP, 10-161140, A (NEC Corporation), 19 June, 1998 (19.06.98), page 8, left column, lines 38 to 40 & US, 6043859, A & KR, 98042890, A	18, 33
Y	JP, 11-8395, A (NEC Corporation),	18, 33

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

A Special categories of cited documents: document defining the general state of the art which is not considered to be of particular relevance	*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
C earlier document but published on or after the international filing date	*X* documents of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
L document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	*Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
O document referring to an oral disclosure, use, exhibition or other means	*Z* document member of the same patent family
P document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
27 June, 2000 (27.06.00)

Date of mailing of the international search report
11 July, 2000 (11.07.00)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/01986

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	12 January, 1999 (12.01.99), page 12, right column, lines 12 to 21 & KR, 98081626, A JP, 4-81820, A (Hitachi, Ltd.), 16 March, 1992 (16.03.92), page 3, upper right column, lines 5 to 20 (Family: none)	22, 33

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

国際調査報告		国際出願番号 PCT/JPO0/O1986	
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int. cl. H01L29/786, H01L21/336, H01L21/208, H01L21/316, H01L21/288, G02F1/1368			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int. cl. H01L29/786, H01L21/336, H01L21/205, H01L21/208, H01L21/316, H01L21/288, G02F1/1368, C23C16/44, C23C18/12 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1992-1996年 日本国公開実用新案公報 1971-2000年 日本国登録実用新案公報 1994-2000年 日本国実用新案登録公報 1996-2000年			
国際調査で利用した電子データベース (データベースの名称、調査に使用した用語) JICSTファイル (JOIS)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
Y X	JP, 9-45922, A (昭和電工株式会社) 14. 2月. 1997 (14. 02. 97), 全文 (ファミリーなし)	1-30, 33 31-32	
Y	JP, 5-144741, A (昭和電工株式会社) 11. 6月. 1993 (11. 06. 93), 全文 (ファミリーなし)	15	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に基礎を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に関する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献			
国際調査を完了した日 27. 06. 00		国際調査報告の発送日 11.07.00	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8916 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 初木 元雄 電話番号 03-3581-1101 内線 3462	

様式PCT/ISA/210 (第2ページ) (1998年7月)

国際調査報告		国際出願番号 PCT/JP00/01986
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	US, 5500537, A (Mitsubishi Denki Kabushiki Kaisha) 19. 3月. 1996 (19. 03. 96), 第3欄第22-39行, 第3欄第50-65行 & JP, 3-255669, A, 第5頁左上欄第3行-同頁右上欄第1行, 第5頁右上欄第12行-同頁左下欄第8行	19-21, 33
Y	JP, 10-161140, A (日本電気株式会社) 19. 6月. 1998 (19. 06. 98), 第8頁左欄第38-40行 & US, 6043859, A & KR, 98042890, A	18, 33
Y	JP, 11-8395, A (日本電気株式会社) 12. 1月. 1999 (12. 01. 99), 第12頁右欄第12-21行 & KR, 98081626, A	18, 33
Y	JP, 4-81820, A (株式会社日立製作所) 16. 3月. 1992 (16. 03. 92), 第3頁右上欄第5-20行 (ファミリーなし)	22, 33

様式PCT/ISA/210 (第2ページの続き) (1998年7月)